

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-287666

(43)Date of publication of application : 04.10.2002

(51)Int.Cl.

G09F 9/30
H05B 33/10
H05B 33/14
H05B 33/22

(21)Application number : 2001-092818

(71)Applicant : HITACHI LTD

(22)Date of filing : 28.03.2001

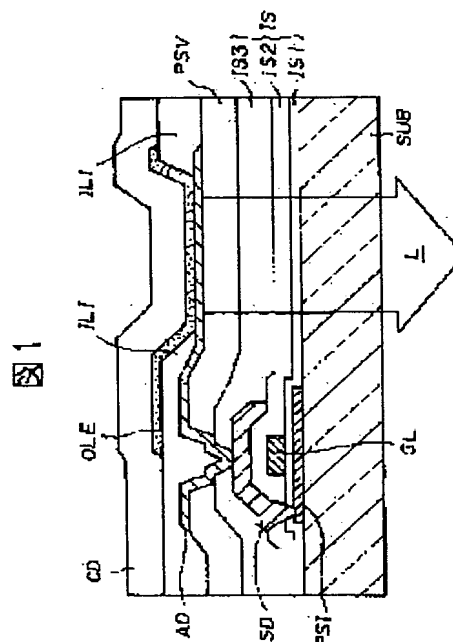
(72)Inventor : SATO TOSHIHIRO

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent a leak current generating through an organic light emitting layer between a first electrode layer and a second electrode layer constituting a pixel and to obtain uniform luminance.

SOLUTION: An interlayer insulating layer IL1 is formed between the edge of a first electrode layer AD and an organic light emitting layer OLE which constitute the pixel so as to obtain enough distance between the edge and a second electrode layer CD. The interlayer insulating layer IL1 is made of a resin material with fluidity so as to obtain preferable flatness as a whole. An opening to house the organic light emitting layer OLE is formed in the interlayer insulating layer IL1 so that the organic light emitting layer OLE applied is formed into uniform thickness and a sufficient spread area.



LEGAL STATUS

[Date of request for examination] 12.09.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3608613

[Date of registration] 22.10.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002-287666

(P2002-287666A)

(43)公開日 平成14年10月4日(2002.10.4)

(51)Int.Cl.	識別記号	F I	テ-マ-ト*(参考)	
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8	3 K 0 0 7
	3 6 5		3 6 5 Z	5 C 0 9 4
H 0 5 B 33/10		H 0 5 B 33/10		
33/14		33/14	A	
33/22		33/22	Z	
審査請求 未請求 請求項の数12 O L (全 12 頁)				

(21)出願番号 特願2001-92818(P2001-92818)

(22)出願日 平成13年3月28日(2001.3.28)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 佐藤 敏浩

千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

(74)代理人 100093506

弁理士 小野寺 洋二

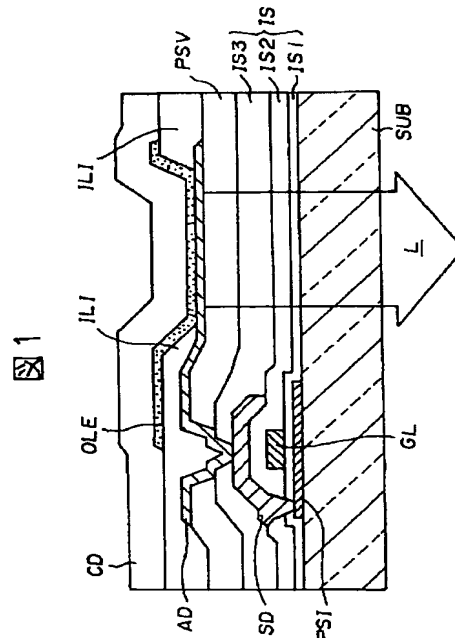
最終頁に続く

(54)【発明の名称】 表示装置

(57)【要約】

【課題】画素を構成する第1の電極層と第2の電極層間に有機発光層を通して生じるリーク電流を防止し、かつ均一な輝度を得る。

【解決手段】画素を構成する第1の電極層ADの端縁と有機発光層OLEの間に層間絶縁層ILIを設けて当該端縁と第2の電極層CDとの距離を十分に確保する。また、層間絶縁層ILIを流動性をもつ樹脂材料とし、全体としての平坦性を良好にすると共に、この層間絶縁層ILIに有機発光層OLEを収容する開口を形成し、塗布された有機発光層OLEを均一な厚さで、かつ必要十分な広がりで形成した。



【特許請求の範囲】

【請求項1】基板上にマトリクス配列された複数の走査線と前記複数の走査線に交差する複数のデータ線、および前記画素に表示のための電流を供給する電流供給線を備え、前記各走査線と各データ線の交差部毎に画素を有する表示装置であって、

前記画素は、前記走査線で選択されるアクティブ素子と、このアクティブ素子のターンオンで前記データ線から供給されるデータ信号を保持するデータ保持素子、および前記データ保持素子に保持されたデータ信号にした

がって前記電流供給線から供給される電流で発光する発光素子を有し、
前記発光素子は前記アクティブ素子で駆動される第1の電極層と、前記第1の電極層上に塗布された有機発光層と、前記有機発光層上に形成された第2の電極層を有し、

前記第1の電極層と前記有機発光層および前記第2の電極層の積層構造で形成される発光部の周縁における前記第1の電極層と前記第2の電極層の間に層間絶縁層を有することを特徴とする表示装置。

【請求項2】前記層間絶縁層は前記発光部を構成する前記有機発光層の塗布領域に当該有機発光層を収容する開口を形成していることを特徴とする請求項1に記載の表示装置。

【請求項3】前記層間絶縁層は流動性樹脂の塗布で形成されていることを特徴とする請求項2に記載の表示装置。

【請求項4】前記流動性樹脂がアクリル系樹脂であることを特徴とする請求項3に記載の表示装置。

【請求項5】前記第1の電極層の少なくとも一部と前記基板との間に絶縁層又は保護膜の少なくとも一方を有し、

前記絶縁層又は保護膜の少なくとも一方は前記有機発光層を収容する開口を有することを特徴とする請求項1～4の何れかに記載の表示装置。

【請求項6】前記層間絶縁層が前記第1の電極層の端縁を覆って形成されていることを特徴とする請求項1～5の何れかに記載の表示装置。

【請求項7】前記層間絶縁層が前記第1の電極層の端縁の全てを覆って形成されていることを特徴とする請求項6に記載の表示装置。

【請求項8】基板上にマトリクス配列された複数の走査線と前記複数の走査線に交差する複数のデータ線、および前記画素に表示のための電流を供給する電流供給線を備え、前記各走査線と各データ線の交差部毎に画素を有する表示装置であって、

前記画素は、前記走査線で選択されるアクティブ素子と、このアクティブ素子のターンオンで前記データ線から供給されるデータ信号を保持するデータ保持素子、および前記データ保持素子に保持されたデータ信号にした

がって前記電流供給線から供給される電流で発光する発光素子を有し、

前記発光素子は前記アクティブ素子で駆動される第1の電極層と、前記第1の電極層上に塗布された有機発光層と、前記有機発光層上に形成された第2の電極層を有し、

前記第1の電極層と前記有機発光層および前記第2の電極層の積層構造で形成される発光部の周縁における前記第1の電極層と前記第2の電極層の間に流動性樹脂の塗布で形成された層間絶縁層を有することを特徴とする表示装置。

【請求項9】前記層間絶縁層はアクリル系樹脂であることを特徴とする請求項8に記載の表示装置。

【請求項10】前記層間絶縁層が前記第1の電極層の端縁を覆って形成されていることを特徴とする請求項8または9に記載の表示装置。

【請求項11】前記層間絶縁層が前記第1の電極層の端縁の全てを覆って形成されていることを特徴とする請求項10に記載の表示装置。

【請求項12】前記第1の電極層はITOで形成されていることを特徴とする請求項8～11の何れかに記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブ・マトリクス型表示装置に係り、特に有機半導体膜などの発光層に電流を流すことによって発光させるEL（エレクトロルミネッセンス）素子またはLED（発光ダイオード）素子等の発光素子で構成した画素と、この画素の発光動作を制御する画素回路を備えた表示装置に関する。

【0002】

【従来の技術】近年、高度情報化社会の到来に伴い、パーソナルコンピュータ、カーナビ、携帯情報端末、情報通信機器あるいはこれらの複合製品の需要が増大している。これらの製品の表示手段には、薄型、軽量、低消費電力のディスプレイデバイスが適しており、液晶表示装置あるいは自発光型のEL素子またはLEDなどの電気光学素子を用いた表示装置が用いられている。

【0003】後者の自発光型の電気光学素子を用いた表示装置は、視認性がよいこと、広い視角特性を有すること、高速応答で動画表示に適していることなどの特徴があり、映像表示には特に好適と考えられている。

【0004】特に、近年の有機物を発光層とする有機EL素子（有機LED素子とも言う：以下OLEDと略称する場合もある）を用いたディスプレイは発光効率の急速な向上と映像通信を可能にするネットワーク技術の進展とが相まって、OLEDディスプレイへの期待が高い。OLEDは有機発光層を2枚の電極で挟んだダイオード構造を有する。

【0005】このようなOLED素子を用いて構成した

OLEDディスプレイにおける電力効率を高めるためには、後述するように、薄膜トランジスタ（以下、TFTとも称する）を画素のスイッチング素子としたアクティブ・マトリクス駆動が有効である。

【0006】OLEDディスプレイをアクティブ・マトリクス構造で駆動する技術としては、例えば、特開平4-328791号公報、特開平8-241048号公報、あるいは米国特許第5550066号明細書などに記載されており、また、駆動電圧関係については国際特許公報WO98/36407号などに開示されている。

【0007】OLEDディスプレイの典型的な画素構造は、第1と第2のアクティブ素子である2つのTFT（第1のTFTはスイッチングトランジスタ、第2のTFTはドライバトランジスタ）と1つの蓄積容量（データ信号保持素子：コンデンサ）で構成される画素駆動回路（以下、画素回路とも言う）からなり、この画素回路によりOLEDの発光輝度を制御する。画素はデータ信号（または、画像信号）が供給されるM本のデータ線と、走査信号が供給されるN本の走査線（以下、ゲート線とも言う）をN行×M列のマトリクスに配列した各交差部に配置される。

【0008】画素の駆動には、N行のゲート線に順次走査信号（ゲート信号）を供給してスイッチングトランジスタを導通状態に（ターンオン）し、1フレーム期間Tf内に垂直方向の走査を1回終えて、再び最初（1行目）のゲート線にターンオン電圧を供給する。

【0009】この駆動スキームでは、1本のゲート線にターンオン電圧が供給される時間はTf/N以下となる。一般的には、1フレーム期間Tfの値としては1/60秒程度が用いられる。あるゲート線にターンオン電圧が供給されている間は、そのデータ線に接続されたスイッチングトランジスタは全て導通状態（オン状態）となり、それに同期してM列のデータ線に同時に、又は順次にデータ電圧（画像電圧）が供給される。これはアクティブ・マトリクス液晶装置で一般的に用いられているものである。

【0010】データ電圧はゲート線にターンオン電圧（以下、ターンオンを単にオンとも称する。同様に、ターンオフを単にオフとも称する）が供給されている間に蓄積容量（コンデンサ）に蓄えられ（保持され）、1フレーム期間（もしくは、1フィールド期間）はほぼそれらの値に保たれる。蓄積容量の電圧値は、ドライバトランジスタのゲート電圧を規定する。

【0011】したがって、ドライバトランジスタを流れる電流値が制御されてOLEDの発光が制御される。OLEDに電圧が印加されて、その発光が始まるまでの応答時間は1μs以下であることが通常であり、動きの早い画像（動画）にも追従できる。

【0012】ところで、アクティブ・マトリクス駆動では、1フレーム期間にわたって発光が行われることで高

効率を実現している。TFTを設けずに、OLEDのダイオード電極をそれぞれ走査線、データ線に直結して駆動する単純マトリクス駆動と比較すると、その差異は明確である。

【0013】単純マトリクス駆動では、走査線が選択されている期間にのみOLEDに電流が流れるので、その短い期間の発光のみで1フレーム期間の発光と同等の輝度を得るためには、アクティブ・マトリクス駆動に比べて略走査線数倍の発光輝度が必要となる。それには、必然的に駆動電圧、駆動電流を大きくしなければならず、発熱などの消費電力の損失が大きくなって電力効率が低下する。

【0014】このように、アクティブ・マトリクス駆動は、単純マトリクス駆動に比べて消費電力の低減の観点から優位であると考えられる。

【0015】

【発明が解決しようとする課題】OLEDのアクティブ・マトリクス駆動では、1フレーム期間にわたって表示を保持するためのコンデンサへの電流供給を、当該コンデンサの一方の電極をスイッチングトランジスタの出力端子に接続し、他方の電極をコンデンサ用の共通電位線に接続したり、あるいはOLEDに電流を供給する電流供給線に接続している。

【0016】図12はOLEDを用いた従来の表示装置の1構成例を模式的に説明するブロック図、図13は図12における画素構成の説明図である。この表示装置（画像表示装置）は、ガラス等の絶縁材からなる基板SUB上に複数のデータ線DLと複数のゲート線すなわち走査線GLとのマトリクス配列で形成した表示部AR（図中、点線で囲った内部）の周囲にデータ駆動回路DDR、走査駆動回路GDR、電流供給回路CSSを配置して構成されている。

【0017】データ駆動回路DDRはNチャンネル型とPチャンネル型のTFTによる相補型回路、またはNチャンネルのみかPチャンネルのみの単チャンネル型の薄膜トランジスタで構成されるシフトレジスタ回路、レベルシフト回路、アナログスイッチ回路などからなる。なお、電流供給回路CSSはバスラインのみとし、外部電源から供給するようにも構成できる。

【0018】図12は表示部ARにコンデンサ用の共通電位線COMLを設けた方式であり、コンデンサの前記他端の電極は、この共通電位線COMLに接続される。共通電位線COMLは共通電位供給バスラインCOMBの端子COMTから外部の共通電位源に引き出されている。

【0019】図13に示したように、画素PXはデータ線DLとゲート線GLで囲まれた領域に配置されたスイッチングトランジスタである第1の薄膜トランジスタTFT1、ドライバトランジスタである第2の薄膜トランジスタTFT2、コンデンサCPR、および有機発光素

子OLEDで構成される。薄膜トランジスタTFT1のゲートはゲート線GLに、ドレインはデータ線DLに接続されている。薄膜トランジスタTFT2のゲートは薄膜トランジスタTFT1のソースに接続され、この接続点にコンデンサCPRの一方の電極(+極)が接続されている。

【0020】薄膜トランジスタTFT2のドレインは電流供給線CSLに、ソースは有機発光素子OLEDの陽極ADに接続されている。そして、コンデンサCPRの他端(一極)は共通電位線COML(図12)に接続されている。データ線DLはデータ駆動回路DDRで駆動され、走査線(ゲート線)GLは走査駆動回路GDRで駆動される。また、電流供給線CSLは電流供給バスライン(図示せず)を介して図1の電流供給回路CSSに接続している。

【0021】図13において、1つの画素PXが走査線GLで選択されて薄膜トランジスタTFT1がターンオンすると、データ線DLから供給される画像信号がコンデンサCPRに蓄積される。そして、薄膜トランジスタTFT1がターンオフした時点で薄膜トランジスタTFT2がターンオンし、電流供給線CSLからの電流が有機発光素子OLEDに流れ、ほぼ1フレーム期間(または、1フィールド期間、以下同様)にわたってこの電流が持続する。このとき流れる電流はコンデンサCPRに蓄積されている信号電荷で規定される。コンデンサCPRの動作レベルは共通電位線COMLの電位で規定される。これにより、画素の発光が制御される。

【0022】この方式では、画素領域の一部を貫通して共通電位線COMLを設ける必要があるため、所謂開口率の低下をもたらす、表示装置全体としての明るさ向上を抑制してしまう。また、共通電位線COMLを設けるための製造工程数が多くなる。

【0023】図14はOLEDを用いた従来の表示装置の他の構成例を模式的に説明する図13と同様のブロック図である。この例では、各画素を構成する薄膜トランジスタTFT1、TFT2およびコンデンサCPRの基本配列は図13と同様であるが、コンデンサCPRの他端を電流供給線CSLに接続した点で異なる。

【0024】すなわち、1つの画素PXが走査線GLで選択されて薄膜トランジスタTFT1がターンオンすると、データ線DLから供給される画像信号がコンデンサCPRに蓄積され、薄膜トランジスタTFT1がターンオフした時点で薄膜トランジスタTFT2がターンオンしたとき、電流供給線CSLからの電流が有機発光素子OLEDに流れ、図13と同様に、ほぼ1フレーム期間にわたってこの電流が持続する。このとき流れる電流はコンデンサCPRに蓄積されている信号電荷で規定される。コンデンサCPRの動作レベルは電流供給線CSLの電位で規定される。これにより、画素の発光が制御される。

【0025】図12～図14で説明したこの種の表示装置においては、有機発光素子OLEDの第1の電極層(例えば陽極)ADとなる薄膜トランジスタTFT2のソース電極はITO(インジウム・チン・オキサイド)等の導電性薄膜で形成され、かつ各画素PXの上記第1の電極層ADは個別に分離されている。そのため、第1の電極層ADの端部(エッジ)に電界が集中し、第2の電極層(例えば陰極)CDとの間でリーク電流が発生することがある。

10 【0026】図15は有機発光素子を用いた表示装置の1画素付近の構造を説明する断面図である。この表示装置は、ガラス基板SUBの上に低温ポリシリコンを好適とするポリシリコン半導体層PSI、第1の絶縁層IS1、走査配線であるゲート配線(ゲート電極)GL、第2の絶縁層IS2、アルミニウム配線で形成したソース電極SD、第3の絶縁層IS3、保護膜PSV、第1の電極層AD、有機発光層OLE、第2の電極層CDを積み上げて構成される。

20 【0027】ポリシリコン半導体層PSIとゲート配線GL、ソース電極SDで構成される薄膜トランジスタ(この薄膜トランジスタはドライバトランジスタ)が選択されると、ソース電極SDに接続した第1の電極層ADと有機発光層OLEおよび第2の電極層CDで形成される有機発光素子が発光し、その光Lが基板SUB側から外部に出射する。

30 【0028】この有機発光素子の構成部分において、その第1の電極層ADの端縁(エッジ)あるいは第2の電極層CDの端縁が薄い有機発光層OLEを介して第2の電極層CDあるいは第2の電極層ADと近接している。このような構造では、次のような問題が起こり易い。

【0029】図16は図15のAで示した部分の拡大図である。同図に示したように、第1の電極層ADや第2の電極層CDの端縁に電界が集中し、第2の電極層CDと第1の電極層ADの間で有機発光層OLEを絶縁破壊してリーク電流Xが生じ易い。このようなリーク電流Xが生じると、電流供給線CSLから大きな電流が薄膜トランジスタに流れ、これを破壊してしまう。薄膜トランジスタが破壊すると、所謂点欠陥となり、表示不良をもたらす。

40 【0030】また、基板SUB上には走査線やデータ線、あるいは2つの薄膜トランジスタおよびコンデンサ等が多層構造で形成されるため、有機発光層が塗布される第2の電極層の上面が平坦であってもその周縁の平坦性は極めて低い。したがって、上記した第1の電極層と第2の電極層の間の距離にばらつきが生じ、両者が近接した部分では上記と同様のリーク電流が発生する。

50 【0031】有機発光層は、印刷塗布やインクジェットを用いた塗布、あるいはスピコートなどの方法で塗布される。このような塗布に用いる有機発光層の塗布材料は流動性を持つために、塗布面やその周縁の平坦性が低

いと塗布された有機発光材料が周縁に流れたり、あるいは一部に滞留して、有機発光層が所定の画素領域にわたって均一な厚さで、かつ必要十分な広がりて形成することは困難である。

【0032】有機発光層が画素毎に、その厚さや広がり異なると、それぞれの発光輝度に差が生じ、画面全域での明るさが不均一となり、高画質の表示を得ることができなくなる。

【0033】本発明の目的は、画素を構成する第1の電極層と第2の電極層間に有機発光層を通して生じるリーク電流を防止すると共に、当該画素を構成する有機発光層を所定の画素領域にわたって均一な厚さで、かつ必要十分な広がりて形成して高品質の表示を可能とした表示装置を提供することにある。

【0034】

【課題を解決するための手段】上記目的を達成するため、本発明は、画素を構成する第1の電極層の端縁と有機発光層の間に層間絶縁層を設けて当該端縁と第2の電極層との距離を十分に確保することで前記したような第1の電極層と第2の電極層との間のリーク電流の発生を防止したことを特徴とする。

【0035】また、本発明は、上記の層間絶縁層を流動性をもつ樹脂材料とすることで全体としての平坦性を良好にすると共に、この層間絶縁層に有機発光層の収容部を形成して塗布された有機発光層を所定の画素領域にわたって均一な厚さで、かつ必要十分な広がりて形成したことを特徴とする。

【0036】この構成としたことにより、画素を構成する第1の電極層と第2の電極層間に有機発光層を通して生じるリーク電流の発生が防止される。また、当該画素を構成する有機発光層が所定の画素領域にわたって均一な厚さで、かつ必要十分な広がりて形成されるため、高品質の表示を可能とした表示装置が得られる。本発明のより具体的な構成例を記述すると以下のとおりである。すなわち、

(1)、基板上にマトリクス配列された複数の走査線と前記複数の走査線に交差する複数のデータ線、および前記画素に表示のための電流を供給する電流供給線を備え、前記各走査線と各データ線の交差部毎に画素を有し、前記画素は、前記走査線と選択されるアクティブ素子と、このアクティブ素子のターンオンで前記データ線から供給されるデータ信号を保持するデータ保持素子、および前記データ保持素子に保持されたデータ信号にしたがって前記電流供給線から供給される電流で発光する発光素子を有し、前記発光素子は前記アクティブ素子で駆動される第1の電極層と、前記第1の電極層上に塗布された有機発光層と、前記有機発光層上に形成された第2の電極層を有し、前記第1の電極層と前記有機発光層および前記第2の電極層の積層構造で形成される発光部の周縁における前記第1の電極層と前記第2の電極層の

間に層間絶縁層を設けた。

【0037】(2)、(1)において、前記層間絶縁層は前記発光部を構成する前記有機発光層の塗布領域に当該有機発光層を収容する開口を設けた。

【0038】(3)、(2)において、前記層間絶縁層を流動性樹脂の塗布で形成した。

【0039】(4)、(3)において、前記流動性樹脂としてアクリル系樹脂を用いた。

【0040】(5)、(1)～(4)の何れかにおいて、前記第1の電極層の少なくとも一部と前記基板との間に絶縁層又は保護膜の少なくとも一方を有し、前記絶縁層又は保護膜の少なくとも一方に前記有機発光層を収容する開口を設けた。

【0041】(6)、(1)～(5)の何れかにおいて、前記層間絶縁層を前記第1の電極層の端縁を覆って形成した。

【0042】(7)、(6)において、前記層間絶縁層を前記第1の電極層の端縁の全てを覆って形成した。

【0043】上記(1)～(7)の構成により、画素を構成する前記第1の電極層の端縁と前記第2の電極層との距離が十分に確保され、有機発光層を介した前記第1の電極層と前記第2の電極層との間のリーク電流の発生が防止される。

【0044】(8)、基板上にマトリクス配列された複数の走査線と前記複数の走査線に交差する複数のデータ線、および前記画素に表示のための電流を供給する電流供給線を備え、前記各走査線と各データ線の交差部毎に画素を有し、前記画素は、前記走査線と選択されるアクティブ素子と、このアクティブ素子のターンオンで前記データ線から供給されるデータ信号を保持するデータ保持素子、および前記データ保持素子に保持されたデータ信号にしたがって前記電流供給線から供給される電流で発光する発光素子を有し、前記発光素子は前記アクティブ素子で駆動される第1の電極層と、前記第1の電極層上に塗布された有機発光層と、前記有機発光層上に形成された第2の電極層を有し、前記第1の電極層と前記有機発光層および前記第2の電極層の積層構造で形成される発光部の周縁における前記第1の電極層と前記第2の電極層の間に流動性樹脂の塗布で形成された層間絶縁層を設けた。

【0045】(9)、(8)において、前記層間絶縁層としてアクリル系樹脂を用いた。

【0046】(10)、(8)または(9)において、前記層間絶縁層を前記第1の電極層の端縁を覆って形成した。

【0047】(11)、前記層間絶縁層を前記第1の電極層の端縁の全てを覆って形成した。

【0048】(12)、(8)～(11)の何れかにおいて、前記第1の電極層をITOで形成した。

【0049】上記(8)～(12)の構成としたこと

で、上記(1)～(7)の構成による効果に加えて、画素を構成する有機発光層が所定の画素領域にわたって均一な厚さで、かつ必要十分な広がりて形成されるため、高品質の表示を可能とした表示装置が得られる。

【0050】なお、本発明は上記の構成および後述する実施例の構成に限定されるものではなく、本発明の技術思想を逸脱することなく種々の変更が可能であることは言うまでもない。

【0051】

【発明の実施の形態】以下、本発明の実施の形態につき、実施例の図面を参照して詳細に説明する。図示しないが、以降で説明する各画素に有する有機発光層は電流値に比例した輝度で、かつその有機材料に依存した色（白色も含む）で発光させてモノクロあるいはカラー表示を行わせるものと、白色発光の有機層に赤、緑、青等のカラーフィルタを組み合わせることでカラー表示を行わせるものがある。

【0052】図1は本発明による表示装置の第1実施例の構成を説明する1画素付近の模式的断面図である。図1に示したアクティブ・マトリクス型の有機発光素子（OLED）を用いた表示装置では、ガラス等の絶縁基板SUB上にポリシリコン層PSIなどで形成した各画素の薄膜トランジスタを有する。

【0053】本実施例の薄膜トランジスタは、ポリシリコン層PSI上に第1の絶縁層IS1、ゲート配線（走査線）GL、第2の絶縁層IS2、ソース配線SD、第3の絶縁層IS3を有し、第3の絶縁層IS3の上層部に形成した保護膜PSVの上に第1の電極層となるITOのパターンが形成される。この第1の電極層ADは保護膜PSVと第3の絶縁層IS3を貫通して開けたコン

タクトホールでソース配線SDに接続されている。

【0054】そして、保護膜PSVの上に有機発光層OLEを塗布する前に、アクリル樹脂からなる流動性のある層間絶縁層ILIを塗布して表面の平滑性を向上させると共に、フォトリソグラフィ技法等の加工手段で当該層間絶縁層ILIの画素領域に開口を形成する。この開口は第1の電極層ADのパターンの内側において有機発光層を設けるために要する領域だけに形成される。

【0055】したがって、画素領域には層間絶縁層ILIがテーパーをもつ内壁となつて底面に平坦な第1の電極層ADが露出した凹部が形成されることになる。この凹部に有機発光層OLEを塗布することで、画素領域には所要の厚みで均一な有機発光層OLEが収容されて形成される。また、画素領域の周囲に塗布された有機発光層OLEは層間絶縁層ILIで第1の電極層ADから隔離される。

【0056】有機発光層OLEの塗布後、上層を覆って第2の電極層CDが形成される。この第2の電極層CDは金属膜を好適とする。層間絶縁層ILIがテーパーをもつことで、その上に塗布される有機発光層OLEおよび

第2の電極層CDに、所謂段切れは発生し難い。有機発光層OLEの周囲にある端縁で形成される当該第2の電極層CDは、その端縁を含めて第1の電極層ADから離間される。そのため、第1の電極層AD、第2の電極層CDの何れかあるいは双方の端縁の間でのリーク電流の発生は十分に防止される。

【0057】このように、本実施例によれば、画素を構成する第1の電極層の端縁と第2の電極層との距離が十分に確保され、有機発光層を介した第1の電極層と第2の電極層との間のリーク電流の発生が防止される。また、画素を構成する有機発光層が所定の画素領域にわたって均一な厚さで、かつ必要十分な広がりて形成されるため、高品質の表示を可能とした表示装置が得られる。

【0058】図2は本発明による表示装置の第1実施例の表示装置の製造工程の一例を説明する1画素付近の断面を工程順に説明する模式図である。本実施例は、所謂トップゲート構造の薄膜トランジスタを用いたものであるが、所謂ボトムゲート構造の薄膜トランジスタの場合も同様である。以下、本工程を(1)～(11)の順で説明する。

【0059】(1) ガラス基板SUBの上にポリシリコン半導体層PSIをバターンニングし、結晶化のためのレーザアニールを施す。

【0060】(2) その上に第1の絶縁層IS1を形成する。

【0061】(3) チタン(Ti)あるいはタングステン(W)等の導電性薄膜を被着し、バターンニングしてゲート配線（走査線）GLを形成する。

【0062】(4) 第2の絶縁層IS2を形成し、必要な箇所にコンタクトホールを開ける。

【0063】(5) ソース電極SDとなるアルミニウム配線を形成する（必要に応じて、アルミニウム薄膜の上下をチタン(Ti)あるいはタングステン(W)等でサンドイッチする）。

【0064】(6) アルミニウム配線を覆って第3の絶縁層IS3を形成する。

【0065】(7) さらに保護膜PSVをp-SiN等で形成し、この保護膜PSVと第3の絶縁層IS3を貫通してソース電極SDに達するコンタクトホールを開ける。

【0066】(8) ITOを被着して第1の電極層ADを形成する。この第1の電極層ADをコンタクトホールを通してソース電極SDに接続する。

【0067】(9) 有機発光層を第1の電極層ADの端部から絶縁するための層間絶縁層ILIを形成する。そして、層間絶縁層ILIに、発光に要する画素領域および外部接続に必要な箇所に開口を開ける。層間絶縁層ILIは流動性のあるアクリル樹脂を用いる。画素領域の開口のパターン形成時に熱を加えることによって内壁にはテーパーが形成される。

【0068】(10)画素領域の開口に有機発光層OLEを塗布する。この有機発光層OLEの塗布は、マスク印刷、インクジェットなどの手法で行われる。

【0069】(11)有機発光層OLEを覆って金属層を形成して第2の電極層CDを設ける。

【0070】以上の工程の後、封止缶あるいはガラス、セラミックス等の適宜の部材で封止し、モジュール化して表示装置を完成する。

【0071】図3は本発明による表示装置の発光メカニズムを説明する1画素付近の模式図である。図1と同一参照符号は同一部分に対応する。また、図中の参照符号Iで示した矢印は発光に寄与する電流の経路を示す。

【0072】薄膜トランジスタTFTはドライバトランジスタであり、この薄膜トランジスタTFTがゲート線GLで選択されたとき、電流供給バスラインから分岐した電流供給線より、コンデンサに保持されたデータ信号に応じた階調の電流値の電流Iが当該薄膜トランジスタTFTを通して有機発光素子OLEDの第1の電極層ADに供給される(図14参照)。

【0073】有機発光素子OLEDは、その有機発光層OLE内で第2の電極層CDからの電子と第1の電極層ADからのホールとが再結合し、当該有機発光層OLEの材料特性に応じたスペクトルの光Lを発光する。第1の電極層ADは各画素毎に独立であるが、第2の電極層CDは全画素についてべた膜状に形成されている。

【0074】薄膜トランジスタTFTから有機発光素子OEを通った電流は第2の電極層CDから図示しない電流引き抜き線を通して流れ出る。このような画素が多数マトリクス配列されて2次元の表示装置が構成される。

【0075】図4は本発明による表示装置の第2実施例の構成を説明する1画素付近の模式的断面図である。図1と同一参照符号は同一機能部分に対応する。本実施例では、図1に示した層間絶縁層ILLの膜厚が1 μ m程度であるのに対し、これを例えば2~3 μ mと厚くして有機発光層OLEが収容される開口(凹部)の容積を大きくしたものである。

【0076】本実施例は、有機発光層OLEをインクジェット方式で塗布する場合に適している構造としたものである。インクジェット方式で有機発光層OLEを塗布する場合は、有機発光材料を何らかの溶媒で希釈して容量が大きくなった状態でインクジェットノズルから層間絶縁層の開口に飛ばして第1の電極層AD上に到達させる。

【0077】このとき、開口の容積を大きく(深く)したことで、隣接する画素の開口同士の混色を避けることができる。また、層間絶縁層の開口を形成する内壁のテーパ角を緩やかなものとしてさらに隣接する画素への混色が効果的に避けることができる。

【0078】すなわち、本実施例によれば、前記実施例の効果に加えて、各画素に塗布した有機発光層を明確に

分離でき、発光色の彩度の劣化が回避できる。尚、有機発光層OLEの塗布にインクジェット方式だけでなく、マスク印刷やスピンコート方式も適用できる。

【0079】図5は本発明による表示装置の第3実施例の構成を説明する1画素付近の模式的断面図である。図1と同一参照符号は同一機能部分に対応する。本実施例は、絶縁層ISや保護膜PSVを画素領域で除去し、有機発光層OLEが収容される開口(凹部)の容積をさらに大きくしたものである。

10 【0080】開口である凹部の内壁に層間絶縁層ILLが形成されるようにし、有機発光層OLEの絶縁層は第1の電極層ADの上に形成され、凹部の底部で開口するようにしている。この開口に有機発光層OLEを収容し、その上に第2の電極層CDを形成する。

【0081】本実施例も有機発光層OLEをインクジェット方式で塗布する場合に適しており、前記実施例の効果に加えて、各画素に塗布した有機発光層を明確に分離でき、発光色の彩度の劣化が回避できる。尚、本実施例における有機発光層OLEの塗布にインクジェット方式だけでなく、マスク印刷やスピンコート方式も適用できる。

20 【0082】図6は本発明による表示装置の第4実施例の構成を説明する1画素付近の模式的断面図である。図1と同一参照符号は同一機能部分に対応する。本実施例は、図1で説明した第1実施例における保護膜PSV(=第1の保護膜PSV1)の上にさらに第2の保護膜PSV2を形成したものである。他の構成は図1と同様である。

30 【0083】本実施例は、第1実施例の効果に加えて、最上層がさらに平坦化されると共に外部からのガスや湿気の侵入がより確実に防止されるため、表示装置の信頼性をさらに高めることができる。なお、第2~第3実施例に対しても同様に第2の保護膜PSV2を形成することもできる。

【0084】図7は本発明による表示装置の回路構成の1例を説明する1画素付近の平面図である。1画素は走査線(ゲート線)GLとデータ線DLに囲まれた領域に形成される。なお、参照符号ADは第1の電極層(ここでは陽極)、CSLは電流供給線である。

40 【0085】画素回路は、第1の薄膜トランジスタTFT1(スイッチングトランジスタ)と第2の薄膜トランジスタTFT2(ドライバトランジスタ)およびコンデンサCPRで構成される。そして、有機発光層を収容する開口DEは上記の画素回路や各配線を避けた部分に設けられる。

【0086】図8は本発明による表示装置の回路構成の第5実施例の構成を説明する1画素付近の模式的断面図である。図1と同一参照符号は同一機能部分に対応する。本実施例は、発光の出射方向を基板と反対側とした構成である。図中、CD'は金属薄膜で形成した第1の

電極層（ここでは陰極）、AD'はITO等の透明な導電膜で形成した第2の電極層（ここでは陽極）を示す。

【0087】本実施例では、有機発光層OLEでの発光光が第2の電極層AD'側から出射する。したがって、第2の電極層AD'側に設ける図示しない封止部材はガラス等の透明部材とする。

【0088】図9は図8に示した本発明による表示装置の回路構成の1例を説明する1画素付近の平面図である。図7と同一参照符号は同一機能部分に対応する。前記実施例と同様に1画素は走査線（ゲート線）GLとデータ線DLに囲まれた領域に形成される。

【0089】本実施例では、有機発光層OLEを収容する開口DEは上記の画素回路や各配線を避けた部分に設ける必要がない。したがって、本実施例の構成としたことで開口率が大きく、広い面積の画素を形成できるという利点があり、全体として明るい画面の表示装置を、また同じ明るさであればより低消費電力、長寿命の表示装置を得ることができる。

【0090】図10は本発明による表示装置の回路配置の1例を模式的に説明する平面図、図11は図10の回路配置に対応して設ける画素の開口位置の1例を模式的に説明する平面図である。各画素は走査駆動回路GDRで駆動される走査線GLとデータ駆動回路DDRで駆動されるデータ線DLで囲まれた部分に形成されてマトリクス状に配列される。電流供給線CSLは電流供給バスラインCSBから表示領域ARの外側で分岐して各画素に対してデータ線DLに平行に設置されている。

【0091】なお、PADはフレキシブルプリント基板などを介して外部から表示装置に信号や電力を供給するためのパッドで、PAD1はデータ駆動回路用のパッド、PAD2は走査駆動回路用のパッド、PAD3は電流供給用のパッドを示す。これらの各パッド部分でも絶縁層や保護膜に開口が形成されている。

【0092】画素の発光領域を構成する有機発光層を塗布するための前記開口は図11に示したように、各画素に対応してマトリクス状に配列されている。また、表示領域ARを周回する封止部にも、必要に応じて開口部を設けて基板と封止部材との密着性を良好にして表示装置としての信頼性を向上する。なお、第2の電極層を下層の配線層に接続するためのコンタクトホールである開口も形成される。

【0093】なお、本発明は上記したOLEDを用いた表示装置に限るものではなく、OLEDと同様の発光動作で表示を行う他の表示装置にも同様に適用できる。

【0094】

【発明の効果】以上説明したように、本発明によれば、画素を構成する第1の電極層と第2の電極層間に有機発光層を通して生じるリーク電流が防止されると共に、当該画素を構成する有機発光層が所定の画素領域にわたって均一な厚さで、かつ必要十分な広がりて形成され、高

品質の表示を可能とした表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明による表示装置の第1実施例の構成を説明する1画素付近の模式的断面図である。

【図2】本発明による表示装置の第1実施例の表示装置の製造工程の一例を説明する1画素付近の断面を工程順に説明する模式図である。

【図3】本発明による表示装置の発光メカニズムを説明する1画素付近の模式図である。

【図4】本発明による表示装置の第2実施例の構成を説明する1画素付近の模式的断面図である。

【図5】本発明による表示装置の第3実施例の構成を説明する1画素付近の模式的断面図である。

【図6】本発明による表示装置の第4実施例の構成を説明する1画素付近の模式的断面図である。

【図7】本発明による表示装置の回路構成の1例を説明する1画素付近の平面図である。

【図8】本発明による表示装置の回路構成の第5実施例の構成を説明する1画素付近の模式的断面図である。

【図9】図8に示した本発明による表示装置の回路構成の1例を説明する1画素付近の平面図である。

【図10】本発明による表示装置の回路配置の1例を模式的に説明する平面図である。

【図11】図10の回路配置に対応して設ける画素の開口位置の1例を模式的に説明する平面図である。

【図12】有機発光素子を用いた従来の表示装置の1構成例を模式的に説明するブロック図である。

【図13】図12における画素構成の説明図である。

【図14】有機発光素子を用いた従来の表示装置の他の構成例を模式的に説明する図13と同様のブロック図である。

【図15】有機発光素子を用いた表示装置の1画素付近の構造を説明する断面図である。

【図16】図15のAで示した部分の拡大図である。

【符号の説明】

SUB 基板

PSI ポリシリコン層

IS1 第1の絶縁層

GL ゲート配線（走査線）

DL データ線

CSL 電流供給線

TFT1 第1の薄膜トランジスタ（スイッチングトランジスタ）

TFT2 第2の薄膜トランジスタ（ドライバトランジスタ）

CPR コンデンサ

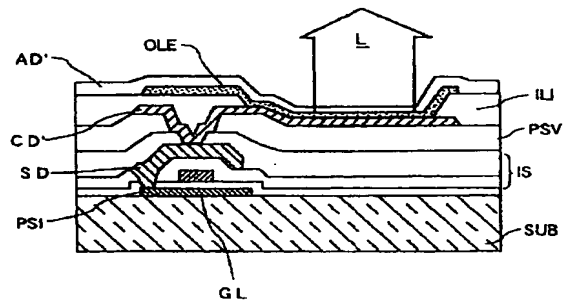
DE開口

IS2 第2の絶縁層

SD ソース配線

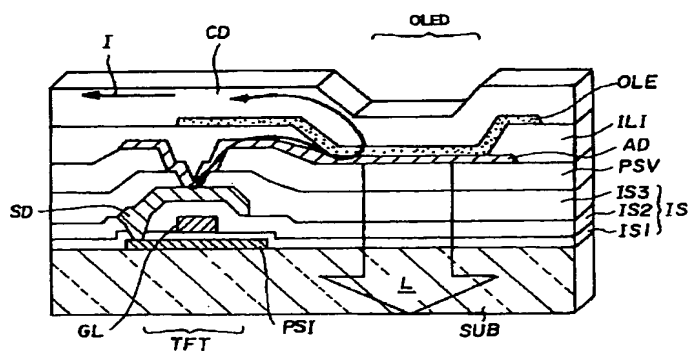
*

【圖 7】



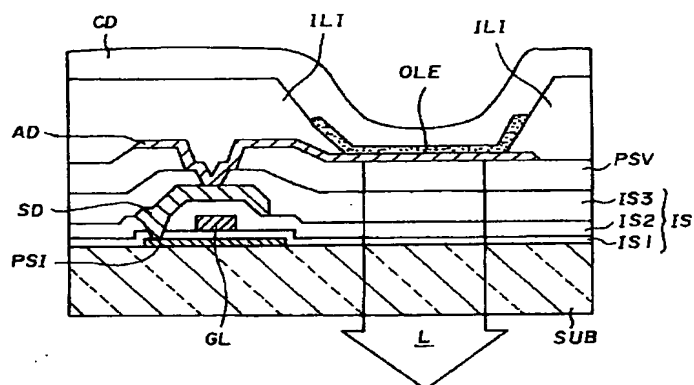
【図3】

☒ 3



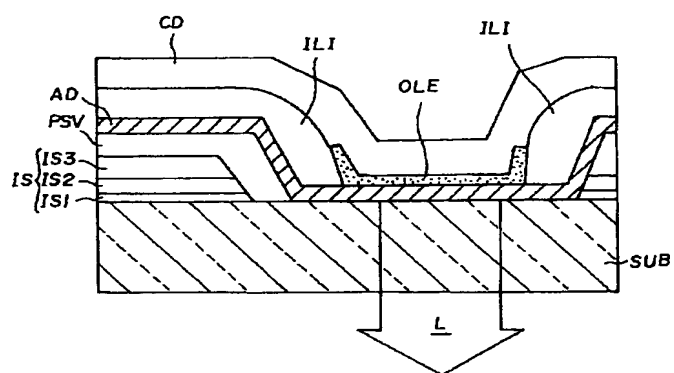
【圖4】

4



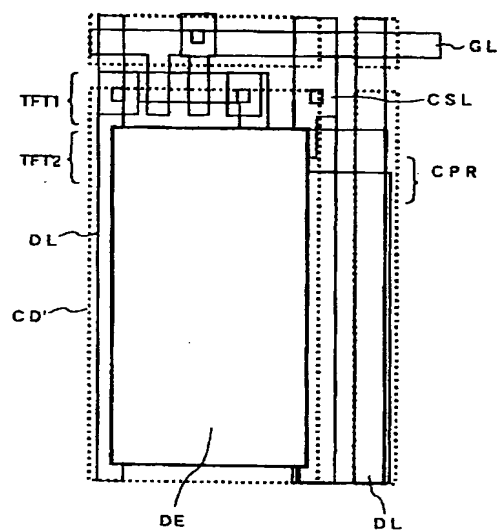
【図5】

图 5



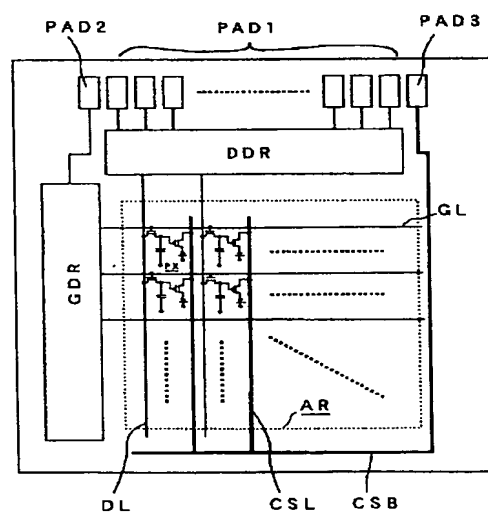
【圖9】

圖 9



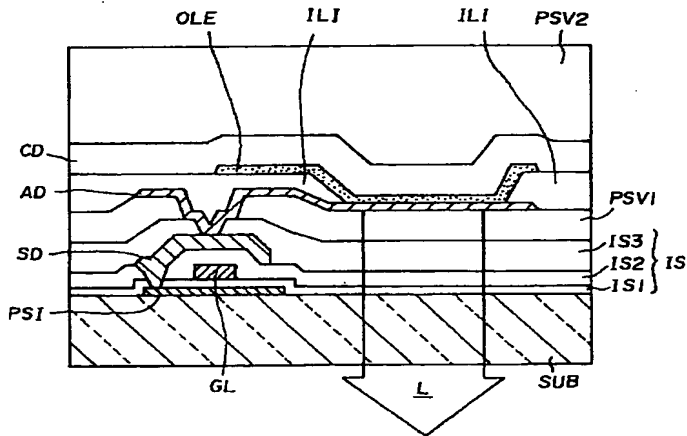
【圖 10】

图 10



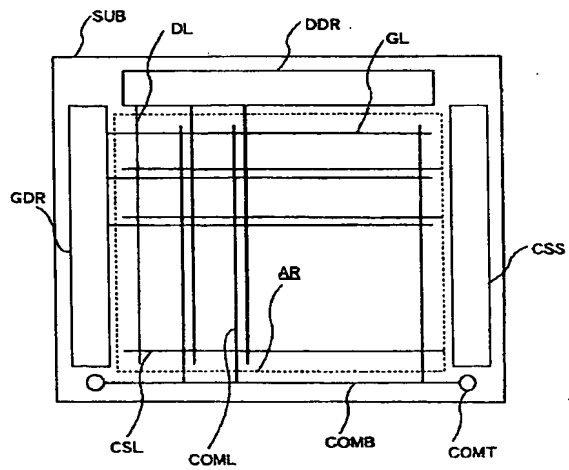
【圖 11】

6



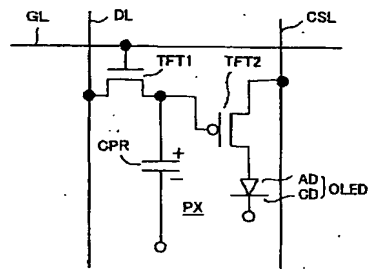
【圖 12】

图 12



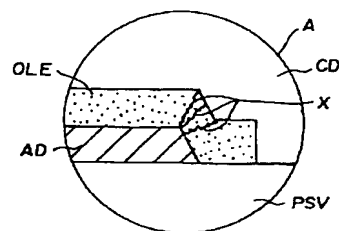
【圖 13】

图 1 3



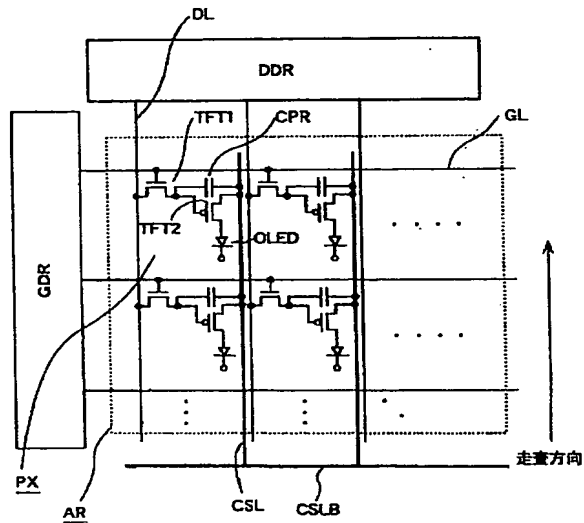
【圖 16】

Figure 16 shows a square with a diagonal line from the top-left to the bottom-right. The top-left triangle contains a small circle with a dot inside. The bottom-right triangle contains a small circle with a dot inside.



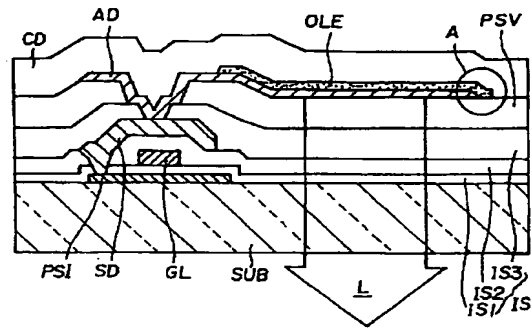
【図14】

図14



【図15】

図15



フロントページの続き

F ターム(参考) 3K007 AB11 AB18 BA06 CA01 CB01
 DA01 DB03 EB00 GA04
 5C094 AA07 AA31 AA42 AA43 AA48
 BA03 BA27 CA19 CA25 DA09
 DA13 DA15 DB01 DB04 EA04
 EA05 EA10 EB02 FA01 FA02
 FB01 FB12 FB15 GB10